

公開実用 昭和 58—j 97830

19 日本国特許庁 (JP)

11 実用新案出願公開

12 公開実用新案公報 (U)

昭58—97830

51 Int. Cl.³
H 01 G 4/12
1:005
4:30

識別記号

庁内整理番号
2112—5E
2112—5E
2109—5E

43 公開 昭和58年(1983)7月2日

審査請求 未請求

(全 頁)

54 積層セラミツクチップコンデンサ

門真市大字門真1006番地松下電
器産業株式会社内

21 実 願 昭56—194846

72 考 案 者 金高豊典

22 出 願 昭56(1981)12月25日

門真市大字門真1006番地松下電

72 考 案 者 占沢俊博

器産業株式会社内

門真市大字門真1006番地松下電
器産業株式会社内

73 出 願 人 松下電器産業株式会社

門真市大字門真1006番地

72 考 案 者 田村俊昭

74 代 理 人 弁理士 森本義弘



明 細 書

1. 考案の名称

積層セラミックチップコンデンサ

2. 実用新案登録請求の範囲

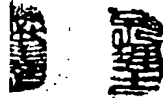
1. 一端を外部電極に電気的に接続される内部電極と、誘電体セラミック層と、一端を前記外部電極と対岐するもう一方の外部電極に電気的に接続される内部電極とを交互に任意数積層し、最上下に設けられた内部電極のさらに上部と下部に、両端を前記両外部電極のいずれとも電気的に接続されない内部電極をそれぞれ配設したことを特徴とする積層セラミックチップコンデンサ。

3. 考案の詳細な説明

本考案は積層セラミックチップコンデンサに関する。

第1図に示すように従来 of 積層セラミックチップコンデンサ(1)は、一端を外部電極(2)に電気的に接続される金属内部電極(3)と、誘電体セラミック層(4)と、一端を前記外部電極(2)と対岐するもう一

公開実用 昭和 58 一; 97830



方の外部電極 (5) に電氣的に接続される金属内部電極 (6) とが交互に任意数積層され、上下端には誘電体セラミック層 (4) が上下最外層セラミック層 (4A) として位置するように構成されている。しかし係る構成の積層セラミックチップコンデンサ (1) は、第 8 図に示すように、誘電体セラミック^層 (4) と金属内部電極 (3) (6) との熱膨張係数の差によって、半田ディップ等で高温ヒートショックを与えた場合、セラミック層 (4) にヒビ様のクラック (7) (8) が生じることがまれにある。これはいわゆるサーマルラックであり、一般的に外部電極 (2) (5) から最外部の内部電極 (3) に到るように上下最外層セラミック層 (4A) に入るのが大部分である。この場合、第 8 図 (7) で示されるクラックのように、外部電極 (2) と該外部電極 (2) に接続された内部電極 (3) との間に生じたものであれば絶縁抵抗は劣化しないが、(8) で示されるクラックのように、一方の外部電極 (5) と他方の外部電極 (2) に接続された内部電極 (3) との間に生じたものであると、長期間の使用中にこのサーマルクラック (8) に沿って導電性を有する酸化物や





炭化物が成生され、これが絶縁抵抗を劣化させることから信頼性を劣化させるという問題があった。

本考案はこのような問題を解決することを目的とし、一端を外部電極に電気的に接続される内部電極と、誘電体セラミック層と、一端を前記外部電極と対岐するもう一方の外部電極に電気的に接続される内部電極とを交互に任意数積層し、最上下に設けられた内部電極のさらに上部と下部に、両端を前記両外部電極のいずれとも電気的に接続されない内部電極をそれぞれ配設して構成した積層セラミックチップコンデンサを提供するものであり、これにより半田ディップ時等の熱衝撃によって上下最外層セラミック層に万一、サーマルクラックが発生しても両外部電極間の絶縁抵抗は何ら劣化することのないものである。

以下本考案の構成をその一実施例を示す図面に基づいて詳細に説明する。第2図に示すように本考案に係る積層セラミックチップコンデンサ(9)は、一端を外部電極00に電気的に接続される金属内部電極01と、誘電体セラミック層02と、一端を前記



外部電極00と対岐するもう一方の外部電極03に電氣的に接続される金属内部電極04とが交互に任意致積層され、上下端には誘電体セラミック層02が上下最外層セラミック層(12A)として位置するように構成されると共に、該上下最外層セラミック層(12A)のそれぞれの中央部に、その両端が外部電極00 03のいずれとも電氣的に接続されていない独立の内部電極04が一枚ずつ配設されて構成されている。すなわち第1図に示した従来の積層セラミックチップコンデンサ(1)の上下最外層セラミック層(4A)に独立の内部電極04を追加した状態であり、最上下に設けられた内部電極04のさらに上部と下部に独立の内部電極04を位置させた構成である。

係る構成で、第4図に示すようにサーマルクラック04 04が発生しても、外部電極00 03から独立の内部電極04に到るように発生するため、該サーマルクラック04 04に導電性を有する酸化物や炭化物が成生されたとしても両外部電極02 03間の絶縁抵抗は何ら劣化することがない。従って湿中負荷寿



命試験等の環境試験によっても特性が劣化することなく、高い信頼性を得ることができる。

以上本考案によれば、最上下に設けられた内部電極のさらに上部と下部に、両端を両外部電極のいずれとも電氣的に接続されない内部電極をそれぞれ配設したので、上下最外層セラミック層に万一、サーマルクラックが発生しても両外部電極間の絶縁抵抗は何ら劣化しなくて済む。従って高い信頼性を得ることができる。

4. 図面の簡単な説明

第1図は従来の積層セラミックチップコンデンサの断面図、第2図は本考案に係る積層セラミックチップコンデンサの断面図、第3図は第1図の従来の積層セラミックチップコンデンサにサーマルクラックが発生した状態の断面図、第4図は第2図の本考案に係る積層セラミックチップコンデンサにサーマルクラックが発生した状態の断面図である。

(9) … 積層セラミックチップコンデンサ、00 03 … 外部電極、00 04 … 金属内部電極、02 … 誘電体セラ

公開実用 昭和 58 一 97830



ミック層、09…両外部電極のいずれとも電氣的に
接続されない内部電極

代理人 森本 義弘